ÍNDICE

Introducción.	XV
Agradecimientos.	XIX
Capítulo 1. Introducción al diseño de sistemas digitales mediante lógica programable.	1
1.1.- Introducción.	1
1.2.- Definición y clasificación de los Circuitos Digitales Configurables.	3
1.3.- Fases del diseño de aplicaciones mediante Circuitos Digitales Configurables.	9
1.4.- Aplicaciones de los Circuitos Digitales Configurables.	11
Bibliografía.	14
Capítulo 2. Introducción a los Dispositivos Lógicos Programables (PLDs).	17
2.1.- Introducción.	17
2.2.- Elección de una familia de PLDs.	18
2.2.1.- Reglas generales para la elección de un PLD adecuado a una determinada aplicación.	19
2.3.- Criterios de comparación de PLDs.	21
2.4.- Familias de PLDs de Xilinx.	23
2.5.- Arquitectura de los PLDs avanzados de la familia 9500 de Xilinx.	23
2.5.1.- Introducción.	23
2.5.2.- Recursos lógicos.	25
2.5.2.1.- Bloques funcionales (FBs).	25
2.5.2.2.- Macroceldas (“Macrocells”).	26
2.5.2.3.- Compartición de productos.	28
2.5.2.4.- Bloques de entrada/salida (IOBs).	29
2.5.3.- Recursos de interconexión.	30
2.5.4.- Características especiales de la familia 9500.	30
2.5.4.1.- Programación en el sistema (ISP).	30

2.5.4.2.-Protección del diseño.	31
2.5.4.3.- Modo de bajo consumo.	31
2.5.4.4.- Características eléctricas y de encapsulado.	32
2.6.- Normas básicas de diseño de sistemas digitales mediante PLDs.	33
2.7.- Normas para el diseño de sistemas digitales mediante PLDs de la familia 9500 de Xilinx.	35
2.8.- Aplicaciones de los Dispositivos Lógicos Programables (PLDs).	36
Bibliografía.	38

Capítulo 3. Introducción a los Conjuntos Programables de Puertas (FPGAs).

Capítulo 3. Introducción a los Conjuntos Programables de Puertas (FPGAs).	41
3.1.- Introducción.	41
3.2.- Elección de una familia de FPGAs.	42
3.2.1.- Reglas generales para la elección de una FPGA adecuada a una determinada aplicación.	42
3.3.- Criterios de comparación de FPGAs.	44
3.4.- Familias de FPGAs de Xilinx.	49
3.5.- Arquitectura de las FPGAs de la familia Spartan II de Xilinx. . .	49
3.5.1.- Introducción.	50
3.5.2.- Memoria de configuración.	52
3.5.3.- Recursos lógicos.	53
3.5.3.1.- Bloques lógicos internos (CLBs).	53
3.5.3.2.- Bloques de Entrada/Salida (IOBs).	54
3.5.3.3.- Bloques específicos para la realización de memoria RAM (BRAM)..	55
3.5.4.- Recursos de interconexión.	55
3.5.4.1.- Conexiones configurables.	56
3.5.4.2.- Líneas de interconexión.	57
3.5.5.- Características especiales de la familia Spartan II. . . .	61
3.5.5.1.- Generación rápida de acarreo.	61
3.5.5.2.- Bucles digitales de enclavamiento de fase (DLL).	61
3.5.5.3.- Exploración periférica ("Boundary Scan").	62
3.5.5.4.- Características eléctricas y de encapsulado.	62
3.6.- Normas básicas de diseño de sistemas digitales mediante FPGAs.	64
3.7.- Normas para el diseño de sistemas digitales mediante FPGAs de la familia Spartan II de Xilinx.	66
3.8.- Aplicaciones de los Conjuntos Programables de Puertas (FPGAs).	68
Bibliografía.	71

Capítulo 4. Etapas del diseño de sistemas digitales con PLDs y FPGAs. Herramientas de CAD.	75
4.1.- Introducción.	75
4.2.- Diseño de sistemas digitales mediante Circuitos Digitales Configurables.	77
4.2.1.- Diseño jerárquico.	77
4.2.2.- Descripción del diseño.	80
4.2.3.- Diseño trasladable a otras tecnologías.	87
4.2.4.- Diseño temporal.	88
4.2.5.- Normas de diseño de sistemas digitales mediante Circuitos Digitales Configurables.	93
4.3.- Etapas del diseño y realización de sistemas digitales mediante Circuitos Digitales Configurables.	95
4.3.1.- Etapas del diseño y realización de sistemas digitales mediante la herramienta de CAD Foundation de Xilinx.	102
4.3.2.- Etapas del diseño y realización de sistemas digitales mediante la herramienta de CAD Foundation ISE de Xilinx.	107
4.4.- Pasos necesarios para realizar el diseño e implementación de un sistema digital mediante herramientas de CAD.	112
Bibliografía.	119
Capítulo 5. Diseño de sistemas digitales complejos.	123
5.1.- Introducción.	123
5.1.1.- Análisis previo de la solución más adecuada.	124
5.1.2.- Campos de aplicación del método sistemático de diseño.	127
5.2.- Método sistemático de diseño de sistemas digitales totalmente síncronos de aplicación específica.	129
5.2.1.- Ejemplo práctico de utilización del método.	131
Bibliografía.	148
Capítulo 6. Ejemplos de aplicaciones de los Dispositivos Lógicos Programables (PLDs).	151
6.1.- Introducción.	151
6.2.- Lectura de un teclado PS2.	155
6.2.1.- Especificaciones del problema.	155
6.2.2.- Solución del problema.	157
6.2.3.- Simulación del circuito.	161
6.2.4.- Comprobación del funcionamiento del circuito.	161
6.2.5.- Temporizador de repetición de tecla.	163
6.2.6.- Decodificador de tecla.	167

6.2.7.- Circuito de lectura del teclado realizado mediante VHDL.	170
6.2.8.- Ejercicios planteados.	176
Figuras.	177
6.3.- Circuito básico de acoplamiento entre un microcontrolador 8031 y una memoria SRAM de programa y datos. Realización de periféricos del microcontrolador en el PLD.	185
6.3.1.- Especificaciones del problema.	186
6.3.2.- Solución del problema.	187
6.3.2.1.- Circuito de acoplamiento genérico.	188
6.3.2.2.- Circuito de acoplamiento para la placa "XS95" de Xess.	189
6.3.2.3.- Circuito de acoplamiento para la placa "XS95" de Xess realizado mediante VHDL.	194
6.3.2.4.- Programa del microcontrolador.	199
6.3.3.- Simulación del circuito.	201
6.3.4.- Comprobación del funcionamiento del circuito.	202
6.3.5.- Ejercicios planteados.	205
Figuras.	206
6.4.- Sistema de alarma doméstico.	211
6.4.1.- Especificaciones del problema.	211
6.4.2.- Solución del problema.	213
6.4.3.- Simulación del circuito.	232
6.4.4.- Comprobación del funcionamiento del circuito.	234
6.4.5.- Ejercicios planteados.	240
Figuras.	242
Bibliografía.	254
Capítulo 7. Ejemplos de aplicaciones de los Conjuntos Programables de Puertas (FPGAs).	255
7.1.- Introducción.	255
7.2.- Memoria FIFO.	259
7.2.1.- Especificaciones del problema.	259
7.2.2.- Memorias BRAM.	260
7.2.3.- Solución del problema.	261
7.2.3.1.- Memoria FIFO realizada mediante VHDL.	266
7.2.4.- Simulación del circuito.	270
7.2.5.- Comprobación del funcionamiento del circuito.	271
7.2.6.- Ejercicios planteados.	281
Figuras.	282
7.3.- Generador digital de funciones.	287
7.3.1.- Especificaciones del problema.	287

Índice	XI
7.3.2.- Solución del problema.	289
7.3.3.- Simulación del circuito.	305
7.3.4.- Comprobación del funcionamiento del circuito.	307
7.3.5.- Ejercicios planteados.	317
Figuras.	318
7.4.- Brújula digital basada en un módulo de sensores controlado a través de un bus I2C.	331
7.4.1.- Especificaciones del problema.	331
7.4.1.1.- Protocolo de comunicaciones I2C.	332
7.4.1.2.- Características del módulo CMPS03.	334
7.4.2.- Solución del problema.	338
- Unidad de control principal.	339
- Unidad de control del bus I2C.	346
- Unidad operativa de gestión del bus I2C.	346
- Circuitos auxiliares.	348
- Circuito convertidor de binario a BCD.	348
- Circuitos de visualización.	350
7.4.3.- Simulación del circuito.	352
7.4.4.- Comprobación del funcionamiento del circuito.	355
7.4.5.- Ejercicios planteados.	358
Figuras.	359
7.5.- Propuestas de nuevas aplicaciones.	371
Bibliografía.	373
Apéndice 1. Lenguaje VHDL.	375
A1.1.- Introducción.	375
A1.2.- Sintaxis del fichero VHDL.	377
A1.3.- Bibliotecas y paquetes.	377
A1.4.- Entidad.	379
A1.5.- Arquitectura.	380
A1.6.- Descripción lógica.	381
A1.6.1.- Tipos de datos.	381
A1.6.2.- Tipos de objetos.	382
A1.6.3.- Notación.	382
A1.6.4.- Operadores lógicos.	382
A1.6.5.- Operadores aritméticos.	383
A1.6.6.- Operadores de asignación.	383
A1.6.7.- Operadores de relación.	383
A1.6.8.- Sentencias de descripción.	383
A1.6.8.1.- Sentencias concurrentes.	384
A1.6.8.2.- Sentencias secuenciales.	386
A1.6.8.2.1.- Bucles.	387

A1.7.- Instanciación.	389
A1.8.- Ejemplos.	393
A1.8.1.- Descripción de circuitos combinacionales.	393
A1.8.2.- Descripción de circuitos secuenciales.	397
A1.9.- Definición de estímulos para simulación (“testbench”).	409
A1.10.- Utilización de los ficheros VHDL.	415
Bibliografía.	416
Apéndice 2. Herramienta de CAD Foundation ISE de Xilinx. ...	419
A2.1.- Introducción.	419
A2.2.- Descripción.	419
A2.3.- Compilación y Síntesis.	427
A2.4.- Simulación funcional.	428
A2.5.- Implementación.	435
A2.6.- Simulación temporal.	438
A2.7.- Programación del circuito.	439
A2.8.- Prueba del sistema digital implementado.	440
Bibliografía.	441
Apéndice 3. Placas de desarrollo basadas en PLDs de Xilinx.	443
A3.1.- Introducción.	443
A3.2.- Placa de desarrollo “XC9536 ISP Demo Board” de Digi-Key.	443
A3.3.- Placa de desarrollo “XC95” de Digilent.	444
A3.4.- Placa de desarrollo “XS95” de Xess.	446
A3.4.1.- Descripción de las conexiones del PLD 95108 en la placa “XS95”.	448
A3.4.2.- Normas de diseño con la placa “XS95” de Xess. ...	453
A3.4.2.1.- Utilización del PLD.	453
A3.4.2.2.- Utilización del microcontrolador.	455
A3.4.3.- Generación del fichero hexadecimal para la programación del microcontrolador	456
A3.4.4. Programación de la placa “XS95”. GXSLOAD.	457
A3.4.5. Comprobación del circuito. GXSPORT.	459
A3.4.6.- Solución de problemas.	459
A3.4.7.- Placa de periféricos “Xstend”.	460
A3.4.8.- Descripción de las conexiones entre las placas “XS95” y “Xstend” de Xess.	460
Bibliografía.	464
Apéndice 4. Placas de desarrollo basadas en FPGAs de Xilinx. ...	465
A4.1.- Introducción.	465
A4.2.- Placas de desarrollo de Xess.	465

Índice	XIII
A4.3.- Placa de desarrollo "Spartan II Evaluation kit" de Avnet.	467
A4.4.- Placa de desarrollo "B5-X300" de Burched.	468
A4.5.- Placa de desarrollo "Digilab-II XL" de Digilent.	469
A4.5.1.- Placa de periféricos "Digilab I/O 1".	471
A4.5.2.- Descripción de las conexiones entre las placas "D2XL" y "DIO1" de Digilent.	472
A4.6.- Placa de desarrollo "Digilab-II SB" de Digilent.	476
A4.6.1.- Placa de periféricos "Digilab I/O 4".	477
A4.6.2.- Descripción de las conexiones entre las placas "D2SB" y "DIO4" de Digilent.	478
Bibliografía.	481
Contenido del CD-ROM.	483
El autor	485