

INTRODUCCIÓN

Se denominan circuitos digitales configurables a aquéllos circuitos digitales cuya función puede modificar el usuario mediante la programación e interconexión de los elementos que los forman.

Estos circuitos se clasifican habitualmente en dos tipos, los Dispositivos Lógicos Programables [PLD (“Programmable Logic Device”)] y los Conjuntos Programables de Puertas [FPGA (“Field Programmable Gate Arrays”)].

El rápido desarrollo de los circuitos digitales configurables (PLDs y FPGAs) [ÁLVAREZ 95] en los últimos 10 años ha provocado una falta de sistematización tanto en el estudio de sus arquitecturas como en el de los métodos de diseño adecuados para su utilización.

Los intentos realizados para metodizar el estudio de los circuitos digitales configurables [CONNER 89] [DESCHAMPS 93] [LORENZI 93] [MOORE 93] [PREP 93] [ROBINSON 87] [ROSADO 95a] [ROSADO 95b] [ROSE 93] [SANGIOVANNI 93] [SMALL 87] [SMALL 91] [SMALL 93] [YORK 93] se centran en la descripción de los circuitos de los fabricantes sin estudiar las estrategias de diseño apropiadas en cada caso. Esta situación se traduce en la elección de dispositivos concretos que no son los más adecuados para realizar una determinada aplicación.

En cuanto a los métodos de diseño de sistemas digitales complejos para su implementación en circuitos digitales configurables (PLDs y FPGAs), apartado fundamental en el que se centra este libro, en demasiadas ocasiones se confía en la intuición del diseñador, así como en métodos tradicionales de diseño basados en circuitos no configurables, que en general no son los más adecuados para el diseño mediante circuitos digitales configurables.

Por ello, en este libro se persiguen dos objetivos principales:

- Profundizar en el estudio de los PLDs y FPGAs de Xilinx, circuitos complejos cuyas características es necesario conocer bien, para poder diseñar sistemas digitales de la forma más eficiente posible.
- Analizar a fondo la herramienta de CAD Foundation para diseño de sistemas digitales mediante PLDs y FPGAs de Xilinx. El conocimiento de los programas integrados en dicha herramienta así como el de las diversas opciones de implementación permite un aprovechamiento

óptimo de las capacidades de cada circuito.

Aunque las distintas familias de PLDs y FPGAs comercializadas actualmente por los diferentes fabricantes presentan muchas similitudes entre sí, las características particulares de cada una de ellas hacen necesaria la elección de un determinado fabricante para poder profundizar en los métodos de diseño más adecuados.

La elección de Xilinx no es, ni mucho menos gratuita, pues Xilinx ha sido el inventor de las FPGAs en 1994 y es uno de los fabricantes con mayor cuota de mercado en el campo de los PLDs y las FPGAs. Por otra parte, las arquitecturas de sus circuitos, así como sus herramientas de diseño, son de las más avanzadas del mercado.

Los temas que trata este libro se estructuran en once capítulos y siete apéndices, cuyo contenido se resume a continuación.

En el **capítulo 1** se analiza la arquitectura de los PLDs de la familia 9500 de Xilinx y se explican las normas básicas de diseño de sistemas digitales mediante PLDs, particularizándolas para la familia 9500.

En el **capítulo 2** se estudia la descripción estructural de sistemas digitales mediante esquemas y se analiza el manejo del programa de diseño de esquemáticos integrado en la herramienta Foundation, con sus diversas posibilidades.

En el **capítulo 3** se trata la verificación del correcto funcionamiento del sistema digital diseñado mediante simulación funcional y temporal y se estudia el manejo del programa simulador integrado en la herramienta Foundation, con sus diferentes opciones. También se introduce el análisis de retardos (“Static Timing Analysis”) en sistemas digitales, analizando el manejo del programa analizador de la herramienta Foundation.

En el **capítulo 4** se analizan las diferentes fases del proceso de compilación e implementación de Xilinx, tanto para PLDs como para FPGAs, y se estudia cada una de las opciones que presenta Foundation. Su conocimiento permite al diseñador aprovechar al máximo las capacidades del circuito elegido para la implementación.

El **capítulo 5** trata de la descripción de comportamiento de sistemas digitales mediante lenguajes de descripción de sistemas digitales [HDL (“Hardware Description Language”)]. Se analiza también el manejo del editor HDL y de la herramienta gráfica de diseño de diagramas o grafos de estado, ambos integrados en Foundation.

En el **capítulo 6** se estudian las diferentes formas de configurar (programar) un PLD, particularizando el estudio para los PLDs de la familia 9500 de Xilinx.

En el **capítulo 7** se desarrollan diversos ejemplos, representativos de las aplicaciones de los PLDs. Después de plantear el enunciado de cada

ejemplo, se desarrolla la solución justificando las diferentes opciones escogidas. Finalmente se comentan los resultados de simulación temporal y de prueba del circuito. Para las pruebas se utilizan placas de desarrollo comerciales que se estudian en el apéndice 3.

En el **capítulo 8** se analiza la arquitectura de las FPGAs de la familia 4000 de Xilinx y se explican las normas básicas de diseño de sistemas digitales mediante FPGAs, particularizándolas para la familia 4000E.

En el **capítulo 9** se estudia el programa editor de FPGAs, incluido en la herramienta Foundation. Este programa permite realizar la edición del diseño implementado en el interior de la FPGA, con lo que el diseñador puede analizar el posicionamiento y enrutado final de los diferentes elementos del sistema digital diseñado y modificarlos si lo desea.

En el **capítulo 10** se estudian las diferentes formas de configurar (programar) una FPGA, particularizando el estudio para las FPGAs de la familia 4000 de Xilinx.

En el **capítulo 11** se desarrollan diversos ejemplos, representativos de las aplicaciones de las FPGAs. Después de plantear el enunciado de cada ejemplo, se desarrolla la solución justificando las diferentes opciones escogidas. Finalmente se comentan los resultados de simulación temporal y de prueba del circuito. Para las pruebas se utilizan placas de desarrollo comerciales que se estudian en el apéndice 4.

Los **apéndices 1 y 2** se dedican al estudio de la sintaxis básica de dos de los lenguajes de descripción de sistemas digitales (HDLs) más utilizados para el diseño de sistemas digitales mediante circuitos configurables (PLDs y FPGAs), el ABEL y el VHDL, respectivamente.

Los **apéndices 3 y 4** se dedican al estudio de las placas comerciales más interesantes y de fácil disponibilidad, para la prueba y desarrollo de sistemas digitales basados en PLDs y FPGAs de Xilinx, respectivamente. Estas placas son las utilizadas en los capítulos 7 y 11 para la prueba de los diferentes ejemplos allí resueltos.

En el **apéndice 5** se analizan con detalle los diferentes informes generados por la herramienta Foundation durante los procesos de compilación e implementación, tanto para PLDs como para FPGAs. La interpretación adecuada de estos informes es muy importante, pues permite al diseñador realizar las modificaciones oportunas para aumentar las prestaciones del sistema digital diseñado.

En el **apéndice 6** se incluye una lista de todos los tipos de componentes incluidos en la biblioteca del programa de diseño de esquemáticos integrado en Foundation. Su conocimiento permite al diseñador utilizar siempre el más adecuado en cada caso.

En el **apéndice 7** se analizan algunos de los avisos y errores generados por la herramienta Foundation durante los procesos de compilación e

implementación, tanto para PLDs como para FPGAs. La interpretación adecuada de estos avisos y errores es muy importante, pues permite al diseñador realizar las modificaciones oportunas para corregir los fallos de diseño y aumentar las prestaciones del sistema digital diseñado.

Al igual que se hace en esta introducción, la bibliografía relacionada con cada capítulo se expone al final del mismo.

BIBLIOGRAFÍA

- [ÁLVAREZ 95] ÁLVAREZ RUIZ DE OJEDA, L. Jacobo, *Metodología de diseño de controladores lógicos caracterizados por flancos realizados con circuitos digitales configurables*, tesis doctoral, Universidad de Vigo, 1995.
- [CONNER 89] CONNER, Doug, "PLD architectures require scrutiny", *EDN*, 28-9-1989, pp. 91-100.
- [DESCHAMPS 93] DESCHAMPS, Jean Pierre, *Dispositivos programables por el usuario: productos disponibles y ejemplos de aplicaciones*, DCIS 93. VIII congreso de circuitos integrados, Málaga, 1993, pp. 347-350.
- [LORENZI 93] LORENZI, Sergio, "Lógica programable, una solución lógica", *Mundo electrónico*, Barcelona, Marzo 1993, pp. 26-32.
- [MOORE 93] MOORE, W., LUK, W., editores, *More FPGAs, Oxford 1993 international workshop on field programmable logic and applications*", Abingdon EE & CS books, Abingdon, 1993.
- [PREP 93] "Programmable Electronics Performance Corporation", *"PREP PLD Benchmark"*, 1993.
- [ROBINSON 87] ROBINSON, Phillip, "Overview of programmable hardware", *Byte*, Enero 1987, pp. 197-203.
- [ROSADO 95a] ROSADO, Alfredo, GUERRERO, Juan, BATALLER, Manuel, ESPÍ, José, FRANCÉS, José V., Circuitos programables FPGA. Fundamentos básicos (I), *Mundo Electrónico*, Mayo 1995, pp.

- [ROSADO 95b] ROSADO, Alfredo, GUERRERO, Juan, BATALLER, Manuel, ESPÍ, José, FRANCÉS, José V., Circuitos programables FPGA. Elección de una tecnología (y II), *Mundo Electrónico*, Junio-Julio 1995, pp.
- [ROSE 93] ROSE, Jonathan, GAMAL, Abbas El, SANGIOVANNI-VINCENTELLI, Alberto, "Architecture of Field-Programmable Gate Arrays", *Proceedings of the IEEE*, Julio 1993, pp. 1013-1029.
- [SANGIOVANNI 93] SANGIOVANNI-VINCENTELLI, Alberto, GAMAL, Abbas El, ROSE, Jonathan, "Synthesis methods for Field Programmable Gate Arrays", *Proceedings of the IEEE*, Julio 1993, pp. 1057-1083.
- [SMALL 87] SMALL, Charles H., "Programmable logic devices", *EDN*, 5-2-1987, pp. 112-133.
- [SMALL 91] SMALL, Charles H., "Family tree sorts out high-density PLDs", *EDN*, 16-9-1991, pp. 75-80.
- [SMALL 93] SMALL, Charles H., "Standardized benchmarks peg big PLDs' performance", *EDN*, 21-1-1993, pp. 29-34.
- [YORK 93] YORK, Trevor A., "Survey of field programmable logic devices", *Microprocessors and microsystems*, Septiembre 1993, pp. 371-381.

AGRADECIMIENTOS

Deseo agradecer su aportación a las siguientes personas y empresas:

- Xilinx, por su donación al Departamento de Tecnología Electrónica de la Universidad de Vigo, de 10 licencias de la herramienta Foundation, así como de 20 placas de desarrollo para FPGAs, “FPGAboard”. Este tipo de placa se describe en el apéndice 4 y se utiliza en el capítulo 11, dedicado a la realización de ejemplos con FPGAs. También debo agradecer su cortesía al ceder las figuras de sus hojas de características y manuales para los capítulos 1, 8 y 10, fundamentalmente.

- Xess, por su donación de 1 placa de desarrollo para PLDs, “XS95”. Este tipo de placa se describe en el apéndice 3 y se utiliza en el capítulo 7, dedicado a la realización de ejemplos con PLDs.

- Tórculo, por la confianza depositada en mí a la hora de publicar este libro.

- Instituto de Electrónica Aplicada Pedro Barrié de la Maza, de la Universidad de Vigo, por su interés y aportaciones en todo lo relacionado con PLDs y FPGAs.

- Enrique Mandado Pérez, por su contribución durante todos estos años al desarrollo de métodos de diseño de sistemas digitales y al estudio de las arquitecturas de PLDs y FPGAs.

- Serafín Pérez López, por la revisión del apéndice 2, dedicado a la sintaxis del lenguaje VHDL.